

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-050325

(43)Date of publication of application : 21.02.1995

(51)Int.Cl.

H01L 21/66  
G01R 1/073

(21)Application number : 05-212215

(71)Applicant : TOKYO ELECTRON LTD  
TOKYO ELECTRON YAMANASHI KK

(22)Date of filing : 03.08.1993

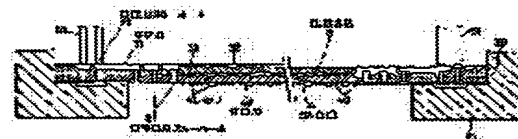
(72)Inventor : SANO KUNIO

## (54) PROBE DEVICE

## (57)Abstract:

**PURPOSE:** To surely bring a contact of a probe card into contact with an electrode pad of a chip on a wafer when carrying out electric measurement while heating or cooling a silicon wafer.

**CONSTITUTION:** Conductive layers 31, 42 which are signal line conductive paths are formed inside a polyimide thin film and in a surface thereof, respectively as a wiring substrate 3, an SiN thin film 4 having thermal expansion coefficient approximately the same as that of silicon is joined to a lower side thereof and a bump 41 is arranged in a lower side of the SiN thin film 4. A through-hole 21 is formed outside an arrangement region of the bump 41 ranging from an upper side of the wiring substrate 3 to a lower side of the SiN thin film 4, and both thereof are fixed by the through-hole 21, the bump 41 and a connection part of a circumferential edge part of a card body 20 are electrically connected by the conductive layers 31, 42 and the through-hole 21, and a probe card is constituted in this way.



## LEGAL STATUS

[Date of request for examination] 18.02.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number] 2976322

[Date of registration] 10.09.1999

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision  
of rejection]

[Date of extinction of right]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## CLAIMS

---

### [Claim(s)]

[Claim 1] Probe equipment characterized by the construction material of the substrate by the side of an inspected object being [ of a probe card ] silicon nitride at least in the probe equipment which it connects with a test section electrically, and contact arranged by the probe card is contacted to the electrode pad of the inspected object which used silicon as the base material, heats or cools said inspected object, and performs electric measurement of a chip by the test section.

[Claim 2] A probe card is probe equipment according to claim 1 characterized by being a thing containing the wiring substrate which comes to form a conductive layer in the direction of a field in an insulating substrate, the nitriding silicon substrate locally fixed while being joined by the field by the side of the inspected object of this wiring substrate, and contact electrically connected to said conductive layer while being arranged on the front face of this nitriding silicon substrate.

[Claim 3] Probe equipment according to claim 1 characterized by constituting the construction material of the substrate of the whole probe card with silicon nitride.

---

[Translation done.]

### \* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to probe equipment.

[0002]

[Description of the Prior Art] In the production process of a semiconductor device, after a wafer process is completed and IC chip is completed in a silicon wafer, in order to investigate the short circuit of an electrode pattern, opening, the input-output behavioral characteristics of IC chip, etc., electric measurement called a probe test is performed, and the quality of IC chip is distinguished in the state of a semi-conductor wafer (henceforth a "wafer"). After that, after a wafer is divided by IC chip and packaging is carried out about IC chip of an excellent article, a predetermined probe test is performed and the quality of a final product is judged.

[0003] The wiring substrate called the probe card equipped with the probe needle is used, and this probe card extends aslant the other end of the probe needle by which the end was connected to these contact group, respectively and which consists of a tungsten, for example with this probe equipment, and consists of it while a contact group is prepared in the whole surface side of an insulating substrate. And when measuring, while connecting to the electrode by the side of a test head electrically the contact formed in the probe card, after carrying out alignment of a probe needle and the electrode pad of the chip on a wafer by migration of a wafer

installation base, it is made to contact mutually, and the signal for a test is inputted into a chip through a probe card from a test head, and electric measurement of a chip is performed based on the output signal from a chip.  
[0004]

[Problem(s) to be Solved by the Invention] By the way, a device is in the formation of \*\*\*\* detailed, and the inclination to integrate highly in recently, and in connection with this, the electrode pad of a chip is micrified and has also narrow-ized the array pitch. If, as for the head of about 70 micrometers and a probe needle, the pitch also becomes narrow by an electrode pad becoming still minuter although it is about 30 micrometers in current, for example, one side, as for the size of an electrode pad, array setting out of a probe needle will become very difficult.

[0005] Then, using the flexible thin film which consists of resin, such as polyimide, this invention person is examining forming the multilayer interconnection connected to a bump, respectively in this thin film, and constituting a probe card while forming in the whole surface side of this thin film as contact the bump who is the conductive projection of 18 carats, copper, etc.

[0006] According to such a probe card, on an insulating substrate, for example, a printing technique can be used and a minute bump can be formed by the predetermined array pattern. Carrying out in the state of a wafer in recently, although it was carried out after the burn-in test which detects [ in / on the other hand / severe conditions ] a defective for IC chip beforehand usually carried out packaging of the chip is examined, a thermoregulator is built in in a wafer installation base in this case, the temperature control of the wafer is carried out in about -40→150 degrees C by this, and measurement is performed.

[0007] A sake however, a silicon wafer, the resin, for example, the polyimide, which is the construction material of the thin film used for the probe card, — coefficient of thermal expansion — respectively —  $2.42 \times 10^{-6}$ ,  $3.1 \times 10^{-5}$ , and Yoshinari — \*\*\*\* — In the elevated-temperature trial which it exceeds 100 degrees C or more, a bump's relative location to an electrode pad changes from such severe testing, especially ordinary temperature a lot compared with the time of a room temperature, and extent of the change is so large that the area of a wafer is large (i.e., so that a wafer becomes the thing of the diameter of macrostomia).

[0008] Therefore, the size of an electrode pad is minute, and even if it forms a bump on a thin film corresponding to the array of the electrode pad by the side of a wafer, moreover, the pitch of an electrode pad is narrow, and since a bump cannot enlarge so much for this reason, either, a contact condition will become [ whether a bump will separate from an electrode pad, and ]. Therefore, even if it uses how to form a bump in a thin film, the way things stand, there is a problem of it becoming impossible to follow a probe test to high integration of a device, micrifying, and diameter[ of macrostomia ]-izing of a wafer.

[0009] This invention is made by the basis of such a situation, and in performing electric measurement, where the inspected object which used silicon as the base material is heated or cooled, the object aims at offering the probe equipment which can contact contact of a probe card to the electrode pad of an inspected object certainly.

[0010]

[Means for Solving the Problem] Invention of claim 1 is probe equipment characterized by for the construction material of the substrate by the side of an inspected object to be [ of a probe card ] silicon nitride at least in the probe equipment which it connects with a test section electrically, and contact arranged by the probe card is contacted to the electrode pad of the inspected object which used silicon as the base material, heats or cools said inspected object, and performs electric measurement of a chip by the test section.

[0011] Invention of claim 2 is characterized by a probe card being a thing containing the wiring substrate which comes to form a conductive layer in the direction of a field in an insulating substrate, the nitriding silicon substrate locally fixed while being joined by the field by the side of the inspected object of this wiring substrate, and contact electrically connected to said conductive layer while being arranged on the front face of this nitriding silicon substrate in invention of claim 1.

[0012] Invention of claim 3 is characterized by constituting the construction material of the substrate of the whole probe card with silicon nitride in invention of claim 1.

[0013]

[Function] Since the coefficient of thermal expansion of the coefficient of thermal expansion of silicon and silicon nitride is almost the same, a probe card is contacted on an inspected object, and when these change for example, into an elevated-temperature condition, both expand thermally to the same extent. Supposing it follows, for example, such alignment is performed in ordinary temperature, how of an electrode pad and contact to spread is comparable, and since a mutual relative position hardly changes, even if the electrode pad minute on an

inspected object is arranged in the \*\* pitch, an electrode pad and contact will contact accuracy.

[0014]

[Example] Drawing 1 and drawing 2 are the whole example block diagram of this invention, and the expanded sectional view of an important section, respectively. One in drawing is a wafer installation base, a temperature adjustment device including a heater 11 or the refrigerant passage which is not illustrated is built in this wafer installation base 1, and it is in it, and it is constituted so that the temperature of Wafer W can be adjusted to the range of -40 degrees C - 150 degrees C. Moreover, the wafer installation base 1 is delivered with an inspection location, and it can go up and down it between locations while driving it in a minute amount in X, Y, and the direction of theta (circumference of a vertical axis) with a drive 12.

[0015] The probe card 2 of a circle configuration is formed in the top-face side of said wafer installation base 1 so that this may be countered, and this probe card 2 is supported by the supporter material 13 for example, in the periphery section underside side. The body 20 of a card of said probe card 2 consists of using the flexible insulating substrate, for example, polyimide thin film, the SiN (silicon nitride) substrates 4, for example, the SiN thin film, laid on top of the field by the side of the wafer W of the wiring substrate 3 which comes to form the below-mentioned conductive layer into this, and this wiring substrate 3 (drawing 2 drawing 1 R> 1, under). The bump 41 who is contact, for example, a conductive projection, is arranged on the underside of the SiN thin film 4. This bump 41 is arranged corresponding to all the electrode pads concerned so that it may bundle up to the electrode pad of all the chips of for example, the wafer W, respectively and it may be contacted, for example, she consists of 18 carats, a tungsten, or a nickel alloy.

[0016] And the through hole 21 for signal lines is formed so that it may penetrate from the top face of the wiring substrate 3 to the underside side of the SiN thin film 4 so that it may penetrate from the whole surface side of the body 20 of a card to a side on the other hand in the outside field of a bump's 41 array area in said body 20 of a card that is.

[0017] these through holes 21 correspond to a bump 41 — a number of — it is — it is prepared more than it and the conductive layer 42 with a thickness of about 20 micrometers which is a track for signal lines, respectively and it is thin from copper metallurgy etc., for example is formed between the exposure edge of a through hole 21, and the bump 41 on the underside of the SiN thin film 4. Corresponding to said through hole 21, the through hole 22 for connection is penetrated and established in the underside from the top face at the periphery section of said probe card 2, and these through holes 21 and 22 are electrically connected by the conductive layer 31 formed in the wiring substrate 3. What is necessary is for there to be many bumps 41, and just to form two or more layer level \*\* on one layer level, when it cannot respond although a majority of these conductive layers 31 can be formed in one layer level by making line breadth small (drawing 2 corresponds in this case).

[0018] Moreover, in both sides of the body 20 of a card, the ground layers 30 and 40 which consist of copper foil so that it may separate from through holes 21 and 22 and a conductive layer 42 and this may be surrounded are formed. These ground layers 30 and 40 are electrically connected to the through hole for touch-down (not shown) included in the list of said through hole 22 for connection through the ground layer 32 formed in the wiring substrate 3. This through hole for touch-down will be grounded through the performance board of the below-mentioned medium connection object and a test head, and the track for signal lines will be covered electrically by this. And thickness is for example, hundreds of micron order, and the wiring substrate 3 and the SiN thin film 4 are being locally fixed by through holes 21 and 22 in this example, respectively.

[0019] The ring-like medium connection object 5 is arranged and the test head 6 which makes a part of test section further equipped with the wiring substrate 61 called a performance board to the lower part on it is arranged at the upper part side of said probe card 2. The \*\*\*\*\* POGO pin 51 projects to both sides. the conductor always energized in the projection direction by the periphery section of the medium connection object 5 corresponding to said through hole 22 for connection — While the soffit of this POGO pin 51 contacts the upper bed of said through hole 22 The upper bed of the POGO pin 51 contacts the contact (not shown) of said wiring substrate 61. In this way the bump 41 of a probe card 2 It will connect with a test head 6 electrically through the medium connection object 5 through the conductive layers 42 and 31 and through holes 21 and 22 in a probe card 2 further.

[0020] Moreover, between the central space 2 of the ring-like medium connection object 5, i.e., a probe card, and a performance board 51, \*\*\*\*\* 52, such as an air mat and a rubber object, will resist their stability, and will be put, and the body 20 of a card will be pressed by this at an underside side.

[0021] Next, an operation of the above-mentioned example is described. It lays in the wafer installation base 1,

the inspected object W, for example, the wafer, which uses silicon as a base material first. Optical system is inserted between the after that, for example, wafer, installation base 1 and a probe card 2. The wafer installation base 1 with a drive 12 X, It is made to move in Y and the direction of theta, and alignment of Wafer W to a probe card 2 is performed, the wafer installation base 1 is raised continuously, and the bump 41 arranged by the probe card 2 is collectively contacted to the electrode pad of all the chips of Wafer W. It contacts, after the bump 41 has pressed to the electrode pad of a chip according to the stability of a buffer 52 at this time, and positive electric contact is achieved. A heater 11 is turned ON after that, Wafer W is heated at 80–150 degrees C, a predetermined pulse signal is given to the chip of Wafer W from a test head 6, the pulse signal from the tip side is incorporated to a test head 6, and the quality of a chip is judged.

[0022] According to such an example, since heat transfer of the heat of Wafer W is carried out to a probe card 2 by radiation through a bump 41 again and both location is approaching extremely, it almost becomes this temperature, but to the coefficient-of-thermal-expansion multiplier of silicon being  $2.42 \times 10^{-6}$ , the coefficient of thermal expansion of SiN is  $2.5 \times 10^{-6}$ , and since these coefficients of thermal expansion are almost the same, the SiN thin film 4 and Wafer W expand thermally to the same extent. In addition, the polyimide which is the base material of the wiring substrate 3 on the SiN thin film 4 is locally joined to the SiN thin film 4 by through holes 21 and 22, since that coefficient of thermal expansion is  $3.1 \times 10^{-5}$  and it is larger than the coefficient of thermal expansion of the SiN thin film 4, the wiring substrate 3 bends to the up side, and, for this reason, the SiN thin film 4 is not influenced of distortion by the thermal expansion of the polyimide film 3 etc.

[0023] Therefore, how depending on which the bump 41 on the electrode pad on Wafer W and a probe card 2 spreads is comparable, and since the relative position of an electrode pad and a bump 41 hardly changes even after it contacts \*\* and both are in an elevated-temperature condition by carrying out alignment of a probe card to Wafer W in ordinary temperature, even if the electrode pad minute on Wafer W is arranged in the \*\* pitch, an electrode pad and a bump contact accuracy. As a result, it can respond to high integration of a device, and detailed-ization, and since extent of a gap of the relative position of an electrode pad and a bump is small even if an inspected field is large, it can respond also to diameter-ization of macrostomia of Wafer W. And if a probe card 2 is constituted from a wiring substrate 3 and a SiN thin film 4, there is an advantage that the construction material suitable for forming a monolayer or a multilayer conductive layer as a wiring substrate 3, for example, the construction material of a thin film, can be selected freely (the polyimide film is selected in the above-mentioned example.).

[0024] The temperature adjustment device which contains a heater etc. above by this invention at a probe card side may be prepared, and where Wafer W and a probe card are heated independently (or cooling), alignment of a wafer and a probe card may be performed.

[0025] Moreover, only the printed circuit and through hole not only on forming a conductive layer in both directions in a substrate (the above-mentioned example film) as a track in a probe card 2 but the front face of a substrate may constitute the track from a bump to the contact over a medium connection object.

[0026] Drawing 3 is drawing showing such an example, the substrate of a probe card 2 is constituted from this example by SiN film 70, and while each bump 41 is formed in the soffit of the through hole 71 for signal lines, the track 73 by the printed circuit is formed from the through hole 71 concerned to the through hole 72 for connection of the periphery section of a probe card 2. In addition, the inside 74 and 75 of drawing 3 is a ground layer. When Wafer W and a probe card 2 change into an elevated-temperature condition also in such an example, since both expand thermally to the same extent, they have the same operation effectiveness.

[0027] Moreover, this invention has the same effectiveness, when performing not only an elevated-temperature trial but a low temperature test. And a bump may not be limited to being arranged so that the electrode pad of all the chips of a wafer may be contacted collectively, for example, may be arranged corresponding to the electrode pad of one chip or two or more chips.

[0028] furthermore, about the method of connection between a probe card and a test head The through hole for connection is formed in the periphery section of a probe card, for example like the above-mentioned example, without using a ring-like medium connection object. The structure of connecting with the connector at the head of the cable extended from a test head side for the bump who makes a contact to be formed in the upper bed or soffit of this through hole for connection may be adopted, and you may carry out preparing the connector terminal of a flat tip in the periphery of a probe card etc.

[0029]

[Effect of the Invention] In performing electric measurement of the inspected object which used silicon as the base material as mentioned above according to this invention Since the construction material of the substrate

by the side of an inspected object consists of SiN(s) which have the coefficient of thermal expansion of silicon and the equivalent coefficient of thermal expansion of a probe card at least, Since extent of change of the relative position of contact by the side of the probe card to the electrode pad by the side of an inspected object is small when an inspected object and a probe card are heated or cooled, even if the detailed electrode pad is arranged in the \*\* pitch, an electrode pad and contact can be contacted certainly.

[0030] Moreover, like invention of claim 2, if a probe card is constituted from a wiring substrate and a SiN substrate, the construction material of a wiring substrate can be suitably selected from things other than SiN.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

[Brief Description of the Drawings]

[Drawing 1] It is drawing of longitudinal section showing the example of this invention.

[Drawing 2] It is drawing of longitudinal section showing the important section of the example of this invention.

[Drawing 3] It is drawing of longitudinal section showing the important section of other examples of this invention.

[Description of Notations]

- 1 Wafer Installation Base
- 2 Probe Card
- 20 Body of Card
- 21 71 Through hole for signal lines
- 22 72 Through hole for connection
- 3 Wiring Substrate
- 31 Conductive Layer
- 4 SiN Thin Film
- 41 Bump
- 5 Medium Connection Object
- 6 Test Head

---

[Translation done.]

**\* NOTICES \***

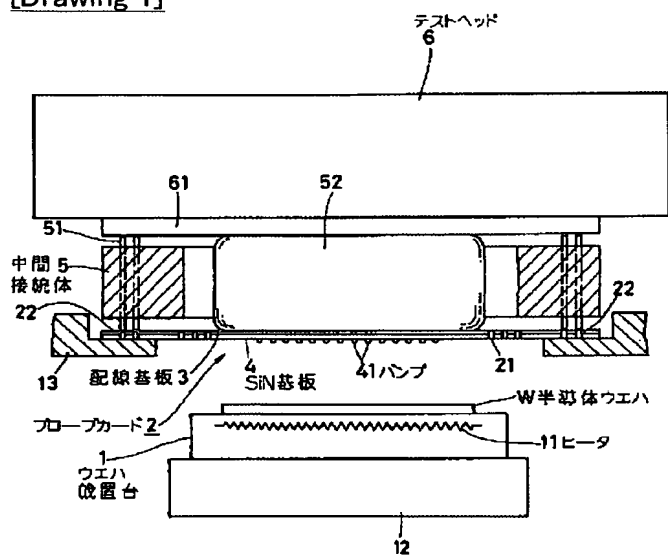
JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

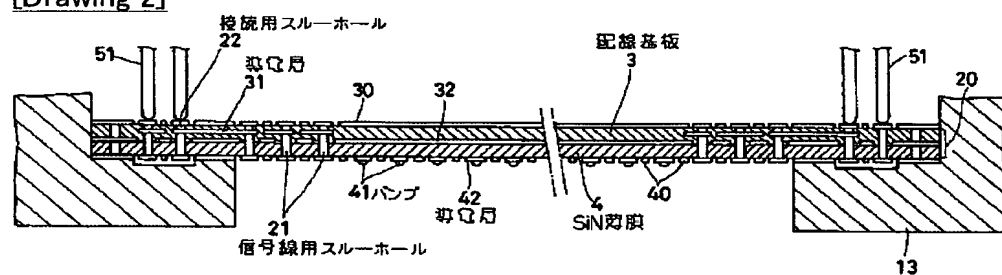
---

**DRAWINGS**

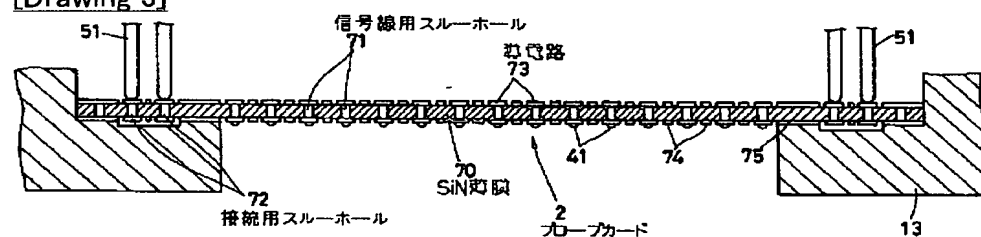
[Drawing 1]



[Drawing 2]



[Drawing 3]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-50325

(43) 公開日 平成7年(1995)2月21日

(51) Int.Cl.<sup>8</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/66

B 7630-4M

G 0 1 R 1/073

E

審査請求 未請求 請求項の数 3 F D (全 5 頁)

(21) 出願番号 特願平5-212215

(22) 出願日 平成5年(1993)8月3日

(71) 出願人 000219967

東京エレクトロン株式会社

東京都港区赤坂5丁目3番6号

(71) 出願人 000109565

東京エレクトロン山梨株式会社

山梨県韭崎市藤井町北下条2381番地の1

(72) 発明者 佐野 國夫

山梨県韭崎市藤井町北下条2381番地の1

東京エレクトロン山梨株式会社内

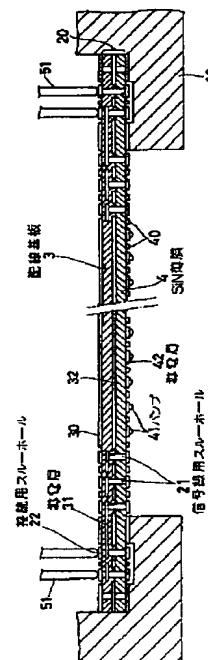
(74) 代理人 弁理士 井上 俊夫

(54) 【発明の名称】 プローブ装置

(57) 【要約】

【目的】 シリコンウエハを加熱または冷却した状態で電氣的測定を行うにあたってプローブカードの接触子をウエハ上のチップの電極パッドに確実に接触させる。

【構成】 ポリイミド薄膜内及びその表面に夫々信号線導電層である導電層31、42を形成して配線基板3とし、これの下面にシリコンと同程度の熱膨張係数を有するSiN薄膜4を接合すると共に、SiN薄膜4の下面にパンプ41を配列する。そして配線基板3の上面からSiN薄膜4の下面に亘って、パンプ41の配列領域の外側にてスルーホール21を形成し、このスルーホール21により両者を固定すると共に、パンプ41とカード本体20の周縁部の接続部とを前記導電層31、42及びスルーホール21により電氣的に接続し、こうしてプローブカードを構成する。





1

## 【特許請求の範囲】

【請求項1】 測定部に電氣的に接続され、プローブカードに配列された接触子を、シリコンを基材とした被検査体の電極パッドに接触させ、前記被検査体を加熱または冷却して、測定部によりチップの電氣的測定を行うプローブ装置において、  
プローブカードの少なくとも被検査体側の基板の材質が窒化シリコンであることを特徴とするプローブ装置。

【請求項2】 プローブカードは、絶縁基板内に面方向に導電層を形成してなる配線基板と、この配線基板の被検査体側の面に接合されると共に局所的に固定された窒化シリコン基板と、この窒化シリコン基板の表面に配列されると共に前記導電層に電氣的に接続された接触子とを含むものであることを特徴とする請求項1記載のプローブ装置。

【請求項3】 プローブカードの全体の基板の材質が窒化シリコンにより構成されることを特徴とする請求項1記載のプローブ装置。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、プローブ装置に関する。

【0002】

【従来の技術】半導体デバイスの製造工程においては、ウエハプロセスが終了してシリコンウエハ内にICチップが完成した後、電極パターンのショート、オープンや、ICチップの入出力特性などを調べるためにプローブテストと呼ばれる電氣的測定が行われ、半導体ウエハ（以下「ウエハ」という。）の状態ではICチップの良否が判別される。その後ウエハはICチップに分断され、良品のICチップについてパッケージングされてから例えば所定のプローブテストを行って最終製品の良否が判定される。

【0003】このプローブ装置では、プローブ針を備えたプローブカードと呼ばれる配線基板が用いられ、このプローブカードは、絶縁基板の一面側に接点群が設けられると共に、一端がこれら接点群に夫々接続された例えばタングステンよりなるプローブ針の他端を斜めに延伸して構成される。そして測定を行う場合、プローブカードに形成された接点をテストヘッド側の電極に電氣的に接続する一方、プローブ針とウエハ上のチップの電極パッドとをウエハ載置台の移動により位置合わせした後互いに接触させ、テストヘッドからプローブカードを通じてチップにテスト用の信号を入力し、チップからの出力信号にもとづいてチップの電氣的測定を行っている。

【0004】

【発明が解決しようとする課題】ところでデバイスは最近において増々微細化、高集積化する傾向にあり、これに伴いチップの電極パッドは微小化し、その配列ピッチも狭小化しつつある。電極パッドのサイズは、現在例え

2

ば一辺が約70μm程度、プローブ針の先端は約30μm程度であるが、電極パッドが更に微小になりそのピッチも狭くなると、プローブ針の配列設定が非常に困難になってくる。

【0005】そこで本発明者は、ポリイミドなどの樹脂よりなる可撓性の薄膜を用い、この薄膜の一面側に例えば18金や銅などの導電性突起であるバンプを接触子として形成すると共にこの薄膜内に、夫々バンプに接続される多層配線を形成してプローブカードを構成することを検討している。

【0006】このようなプローブカードによれば、絶縁基板上に例えば印刷技術を用いて微小なバンプを所定の配列パターンで形成することができる。一方ICチップを過酷条件において不良品を予め検出するバーンインテストは通常チップをパッケージングした後行われていたが、最近においてウエハの状態で行うことが検討されており、この場合にはウエハ載置台の中に温調器が内蔵され、これによりウエハは例えば-40～+150℃程度の範囲で温度調整されて測定が行われる。

【0007】しかしながらプローブカードに用いられている薄膜の材質である樹脂例えばポリイミドとシリコンウエハとは熱膨張率が夫々 $2.42 \times 10^{-6}$ 、 $3.1 \times 10^{-6}$ と可成り異なるため、このような過酷試験特に常温から100℃以上も上回る高温試験においては、電極パッドに対するバンプの相対的位置が室温時に比べて大きく変化し、その変化の程度はウエハの面積が広い程つまりウエハが大口径のものになる程大きい。

【0008】従ってバンプをウエハ側の電極パッドの配列に対応して薄膜上に形成しても、電極パッドのサイズが微小であり、しかも電極パッドのピッチが狭く、このためバンプもそれ程大きくすることができないので、バンプが電極パッドから外れてしまうか接触状態が悪くなってしまう。従ってバンプを薄膜に形成するという手法を用いてもこのままでは、デバイスの高集積化、微小化及びウエハの大口径化に対してプローブテストが追従できなくなるという問題がある。

【0009】本発明は、このような事情のもとになされたものであり、その目的は、シリコンを基材とした被検査体を加熱または冷却した状態で電氣的測定を行うにあたってプローブカードの接触子を被検査体の電極パッドに確実に接触させることのできるプローブ装置を提供することを目的とする。

【0010】

【課題を解決するための手段】請求項1の発明は、測定部に電氣的に接続され、プローブカードに配列された接触子を、シリコンを基材とした被検査体の電極パッドに接触させ、前記被検査体を加熱または冷却して、測定部によりチップの電氣的測定を行うプローブ装置において、プローブカードの少なくとも被検査体側の基板の材質が窒化シリコンであることを特徴とするプローブ装

50

置。

【0011】請求項2の発明は、請求項1の発明において、プローブカードは、絶縁基板内に面方向に導電層を形成してなる配線基板と、この配線基板の被検査体側の面に接合されると共に局所的に固定された窒化シリコン基板と、この窒化シリコン基板の表面に配列されると共に前記導電層に電氣的に接続された接触子とを含むものであることを特徴とする。

【0012】請求項3の発明は、請求項1の発明において、プローブカードの全体の基板の材質が窒化シリコンにより構成されることを特徴とする。

【0013】

【作用】シリコンの熱膨張係数と窒化シリコンとの熱膨張係数がほとんど同じであるため、プローブカードを被検査体に接触させ、これらが例えば高温状態になったとき両者は同程度に熱膨張する。従って例えば常温でこれらの位置合わせが行われたとすると、電極パッドと接触子との広がり方が同程度であり、相互の相対位置がほとんど変わらないため、被検査体上に微小な電極パッドが狭ビッチで配列されていても電極パッドと接触子とが正確に接触する。

【0014】

【実施例】図1及び図2は夫々本発明の実施例の全体構成図及び要部の拡大断面図である。図中1はウエハ載置台であり、このウエハ載置台1にはヒータ11や図示しない冷媒流路を含む温度調整手段が内蔵されていて、ウエハWの温度を例えば-40℃～150℃の範囲に調整できるように構成されている。またウエハ載置台1は、駆動機構12により例えばX、Y、θ（鉛直軸まわり）方向に微量に駆動されると共に、検査位置と受け渡し位置との間で昇降できるようになっている。

【0015】前記ウエハ載置台1の上面側には、これに対向するように例えば円形状のプローブカード2が設けられており、このプローブカード2は、例えば周縁部下面側にて支持部材13に支持されている。前記プローブカード2のカード本体20は、可撓性の絶縁基板例えばポリイミド薄膜を用い、この中に後述の導電層を形成してなる配線基板3とこの配線基板3のウエハW側（図1、図2では下側）の面に重ね合わせられたSiN（窒化シリコン）基板例えばSiN薄膜4とから構成されている。SiN薄膜4の下面には接触子例えば導電性突起であるバンプ41が配列されている。このバンプ41は、例えばウエハWの全てのチップの電極パッドに夫々一括して接触するように当該全ての電極パッドに対応して配列されており、例えば18金、タングステン、あるいはニッケル合金などから構成される。

【0016】そして前記カード本体20におけるバンプ41の配列領域の外側領域にて、カード本体20の一面側から他面側に貫通するようにつまり配線基板3の上面からSiN薄膜4の下面側に貫通するように信号線用ス

ルーホール21が形成されている。

【0017】これらスルーホール21は、例えばバンプ41に対応する数あるいはそれ以上設けられており、SiN薄膜4の下面において、スルーホール21の露出端とバンプ41との間には、夫々信号線用導電層である例えば銅や金などからなる厚さ20μm程度の導電層42が形成されている。前記プローブカード2の周縁部には前記スルーホール21に対応して接続用スルーホール22が上面から下面に貫通して設けられており、これらスルーホール21、22は配線基板3内に形成された導電層31により電氣的に接続されている。この導電層31は線幅を小さくすることにより一つの層レベルに多数形成することができるが（図2はこの場合に相当する）、バンプ41の数が多くて一つの層レベルでは対応できない場合には複数の層レベルに形成すればよい。

【0018】またカード本体20の両面において、スルーホール21、22及び導電層42から離れてかつこれを囲むように例えば銅箔よりなる接地層30、40が形成されている。これら接地層30、40は、例えば配線基板3に形成された接地層32を介して、前記接続用スルーホール22の並びに含まれる接地用スルーホール（図示せず）に電氣的に接続されている。この接地用スルーホールは後述の中間接続体及びテストヘッドのパフォーマンスボードを介して接地され、これにより信号線用導電層は電氣的に遮蔽されることになる。そして配線基板3及びSiN薄膜4は、夫々厚さが例えば数百ミクロンオーダーであり、この例ではスルーホール21、22によって局所的に固定されている。

【0019】前記プローブカード2の上方側には例えばリング状の中間接続体5が配設され、更にその上には下部にパフォーマンスボードと呼ばれる配線基板61を備えた測定部の一部をなすテストヘッド6が配置されている。中間接続体5の周縁部には、前記接続用スルーホール22に対応して常時突出方向に付勢された導体軸いわゆるボゴピン51が両面に突出しており、このボゴピン51の下端は前記スルーホール22の上端に接触する一方、ボゴピン51の上端は前記配線基板61の接点（図示せず）に接触し、こうしてプローブカード2のバンプ41は、プローブカード2内の導電層42、31及びスルーホール21、22を経て、更に中間接続体5を介してテストヘッド6に電氣的に接続されることとなる。

【0020】またリング状の中間接続体5の中央空間即ちプローブカード2とパフォーマンスボード51の間には、エアマットやゴム体などの緩衝体52が自らの復元力に抗して挟入されており、これによりカード本体20が下面側に押圧されることになる。

【0021】次に上述実施例の作用について述べる。先ずシリコンを基材とする被検査体例えばウエハWをウエハ載置台1に載置し、その後例えばウエハ載置台1とプローブカード2との間に光学系を挿入して駆動機構12

によりウエハ載置台1をX、Y、θ方向に移動させてプローブカード2に対するウエハWの位置合わせを行い、続いてウエハ載置台1を上昇させ、プローブカード2に配列されたバンプ41をウエハWの全てのチップの電極パッドに一括して接触させる。このとき緩衝体52の復元力によりバンプ41はチップの電極パッドに押圧した状態で接触し、確実な電氣的接触が図られる。その後ヒータ11をオンにしてウエハWを例えば80～150℃に加熱し、テストヘッド6から所定のパルス信号をウエハWのチップに与え、チップ側からのパルス信号をテストヘッド6に取り込んでチップの良否を判定する。

【0022】このような実施例によれば、ウエハWの熱がバンプ41を介してまた輻射によりプローブカード2に伝熱され、両者の位置が極めて接近しているためほとんど同温度になるが、シリコンの熱膨張率係数が $2.4 \times 10^{-6}$ であるのに対しSiNの熱膨張係数が $2.5 \times 10^{-6}$ であり、これらの熱膨張係数がほとんど同じであるため、SiN薄膜4とウエハWとが同程度に熱膨張する。なお、SiN薄膜4の上の配線基板3の基材であるポリイミドは、SiN薄膜4にスルーホール21、22により局所的に接合されており、その熱膨張係数が $3.1 \times 10^{-5}$ であり、SiN薄膜4の熱膨張係数よりも大きいので配線基板3は上側に撓み、このためSiN薄膜4はポリイミド膜3の熱膨張による歪みなどの影響を受けない。

【0023】従ってウエハW上の電極パッドとプローブカード2上のバンプ41の広がり方が同程度であり、常温でウエハWに対するプローブカードの位置合わせをしておくことにより互に接触して両者が高温状態となった後も電極パッドとバンプ41との相対位置がほとんど変わらないため、ウエハW上に微小な電極パッドが狭ピッチで配列されていても電極パッドとバンプとが正確に接触する。この結果デバイスの高集積化、微細化に対応することができ、また被検査領域が広くても電極パッドとバンプとの相対位置のずれの程度が小さいのでウエハWの大口径化にも対応することができる。そしてプローブカード2を配線基板3とSiN薄膜4とから構成すれば、配線基板3として単層あるいは多層の導電層を形成するのに適した材質例えば薄膜の材質を自由に選定できる（上述の例ではポリイミド膜を選定している。）という利点がある。

【0024】以上において本発明では、プローブカード側にヒータなどを含む温度調整手段を設け、ウエハWとプローブカードとを別々に加熱（あるいは冷却）した状態でウエハとプローブカードとの位置合わせを行ってもよい。

【0025】またプローブカード2における導電路としては基板（上述実施例では膜）内に両方向に導電層を形成することに限らず、基板表面のプリント配線及びスルーホールのみによって、バンプから中間接続体に対する

接点までの導電路を構成してもよい。

【0026】図3はこのような実施例を示す図であり、この実施例ではプローブカード2の基板がSiN膜70により構成されており、各バンプ41が信号線用スルーホール71の下端に形成されると共に当該スルーホール71からプローブカード2の周縁部の接続用スルーホール72までプリント配線による導電路73が形成されている。なお図3中74、75は接地層である。このような実施例においてもウエハWとプローブカード2とが高温状態となったとき両者は同程度に熱膨張するので同様の作用効果がある。

【0027】また本発明は、高温試験に限らず低温試験を行う場合においても同様の効果がある。そしてバンプはウエハの全チップの電極パッドに一括して接触するように配列されることに限定されず例えば1チップあるいは複数チップの電極パッドに対応して配列されるものであってもよい。

【0028】更にプローブカードとテストヘッドとの接続の仕方については、リング状の中間接続体を用いることなく、例えば上述実施例のようにプローブカードの周縁部に接続用スルーホールを形成し、この接続用スルーホールの上端または下端に接点をなすバンプを形成してこれにテストヘッド側から伸びるケーブルの先端のコネクタに接続するといった構造を採用してもよいし、プローブカードの周縁に平型のコネクタ端子を設けるなどしてもよい。

【0029】

【発明の効果】以上のように本発明によれば、シリコンを基材とした被検査体の電氣的測定を行うにあたって、プローブカードの少なくとも被検査体側の基板の材質がシリコンの熱膨張係数と同等の熱膨張係数を有するSiNで構成されているため、被検査体及びプローブカードを加熱または冷却したときに被検査体側の電極パッドに対するプローブカード側の接触子の相対位置の変化の程度が小さいので、微細な電極パッドが狭ピッチで配列されていても電極パッドと接触子とを確実に接触させることができる。

【0030】また請求項2の発明のように、プローブカードを配線基板とSiN基板とから構成すれば、配線基板の材質をSiN以外のものから適宜選定することができる。

【図面の簡単な説明】

【図1】本発明の実施例を示す縦断面図である。

【図2】本発明の実施例の要部を示す縦断面図である。

【図3】本発明の他の実施例の要部を示す縦断面図である。

【符号の説明】

1 ウエハ載置台

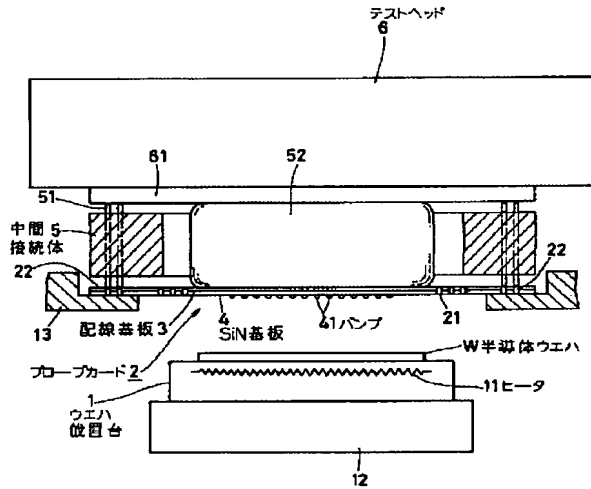
2 プローブカード

20 カード本体

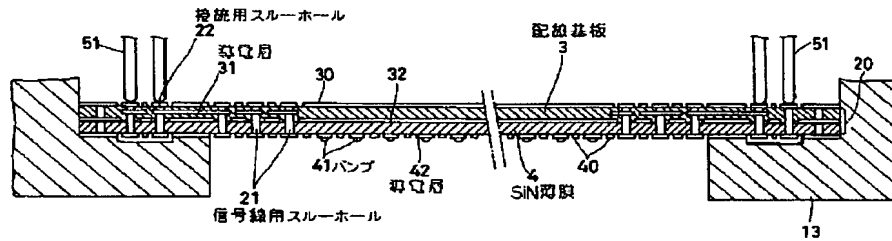
21、71 信号線用スルーホール  
22、72 接続用スルーホール  
3 配線基板  
31 導電層

\* 4 SiN薄膜  
41 バンプ  
5 中間接続体  
\* 6 テストヘッド

【図1】



【図2】



【図3】

